

无存储访问冲突的基 $2 \times K$ 并行 FFT 架构

侯 宁^{1,2}, 赵红梅¹, 赵张飞¹, 张多利²

(1 河南城建学院 电气与信息工程系, 河南 平顶山 467000; 2 合肥工业大学 微电子设计研究所, 安徽 合肥 230009)

摘 要: 提出了一种无存储访问冲突的基 $2 \times K$ 并行 FFT 架构. 该架构通过并行地址产生算法, 使 K 个基 2 蝶形运算单元同时读取或写入所需的 $2K$ 个操作数, 达到平均每周期完成 K 个基 2 蝶式运算的处理能力. 与已有的并行 FFT 架构相比, 新架构地址产生电路简单, 并且对于不同的 K 值, 并行地址产生模块结构相同. 在资源消耗方面, 不考虑旋转因子, N 点 FFT 处理器只需要 $3N/2$ 个存储单元.

关键词: 快速傅里叶变换(FFT); FFT 处理器; 并行架构; 基 2

中图分类号: TP303

文献标识码: A

文章编号: 1000-7180(2014)07-0093-05

Parallel Radix- $2 \times K$ FFT Architecture with Conflict-Free Parallel Memory Accessing

HOU Ning^{1,2}, ZHAO Hong-mei¹, ZHAO Zhang-fei¹, ZHANG Duo-li²

(1 Department of Electrical and Information Engineering, Henan University of Urban Construction, Pingdingshan 467000, China;

2 The Institute of VLSI Design, Hefei University of Technology, Hefei 230009, China)

Abstract: Parallel Radix- $2 \times K$ FFT processing architecture, which can achieve conflict-free parallel memory access, are proposed. According to the conflict-free memory access algorithm, K 2-radix butterfly can realize parallel accessing $2K$ operands, and the processing speed of FFT was improved K times. Compare with other parallel FFT architecture, the parallel address produce module of the innovative architecture is uniform, so the architecture has good scalability.

Key words: FFT; FFT processor; Parallel architecture; Radix-2

1 引言

快速傅里叶变换(FFT)是合成空间雷达成像应用中的主要运算. 由于 FFT 算法中不同级的数据存取顺序不同, 会出现蝶形运算单元从一个存储体同时读取多个操作数, 或者多个运算结果同时存储在一个存储体的情况, 即存储访问冲突问题.

并行架构使用多个蝶形运算单元完成 FFT 运算, 最终实现平均每周期输出多个蝶式运算的结果. 因此, 并行地址产生算法更加复杂. 文献[1-3]提出了基 2×2 并行无冲突地址产生算法. 文献[4]系统的讨论了基 $r \times K$ 并行 FFT 架构的存储访问冲突问题, 给出了普适性的解决方案. 为了简化无冲突存储访问逻辑, 与文献[5]的方法不同, 本文采用固址

运算的 FFT 算法解决了基 $2 \times K$ 并行 FFT 架构的无存储访问冲突问题.

2 并行地址产生算法

16 点 FFT 计算流程图如图 1 所示, 其中输入数据为自然顺序, 计算结果为位倒序排列. 文献[6]中证明了上述 FFT 计算流程图的正确性, 并且对于 $N=2^L$ 点 FFT 运算有如下结论:

(1) 操作数 k 与级数 n 无关, 即 FFT 流图中每级具有相同的结构;

(2) 该蝶形运算不是同址运算, 需要额外的存储空间;

(3) 任意一级 FFT 运算包含 $\frac{N}{2}$ 个蝶式运算, 蝶式运算的两个输入端操作数标号统一表示为 k 和 k

收稿日期: 2013-09-30; 修回日期: 2013-11-12

基金项目: 国家自然科学基金(61179036, 61106020)

$+\frac{N}{2}$, 两个输出端操作数标号统一表示为 $2k$ 和 $2k+1$, 其中 $k=0, 1, \dots, \frac{N}{2}-1$;

(4) 设 $W^{P(m,n)}$ 为第 m 个蝶式运算在第 n 级的旋转因子, 则有

$$P_{(m,n)} = \begin{cases} 0, & n=1 \\ \text{rev}(m \bmod 2^{n-1}), & n \neq 1 \end{cases} \quad (1)$$

式中, $\text{rev}()$ 表示位倒序操作, $n=1, 2, \dots, L, m=0, 1, \dots, 2^{L-1}$.

算法 1: 基 $2 \times K$ 并行 FFT 架构操作数存储算法

基 $2 \times K$ 并行 FFT 架构处理器将 N 个操作数分别存储在 $2 \times K$ 个存储体内. 设 k 表示操作数标号, $k=0, 1, \dots, N-1$; $B(k)$ 表示操作数所在存储体的

体标号; $A(k)$ 表示操作数所在存储体的体内地址, 则

$$B(k) = \begin{cases} k \bmod (2K), & k < \frac{N}{2} \\ 2K - p(k) - (k \bmod (2K)), & k \geq \frac{N}{2} \end{cases} \quad (2)$$

$$A(k) = \text{ceil}\left(\frac{k}{2K}\right)$$

$$p(k) = \begin{cases} 0, & k \bmod 2 = 1 \\ 2, & k \bmod 2 = 0 \end{cases}$$

表 1 所示为 16 点基 2×2 并行 FFT 架构操作数存储情况. 由于 FFT 流图每级结构相同, 因此各级存储情况相同.

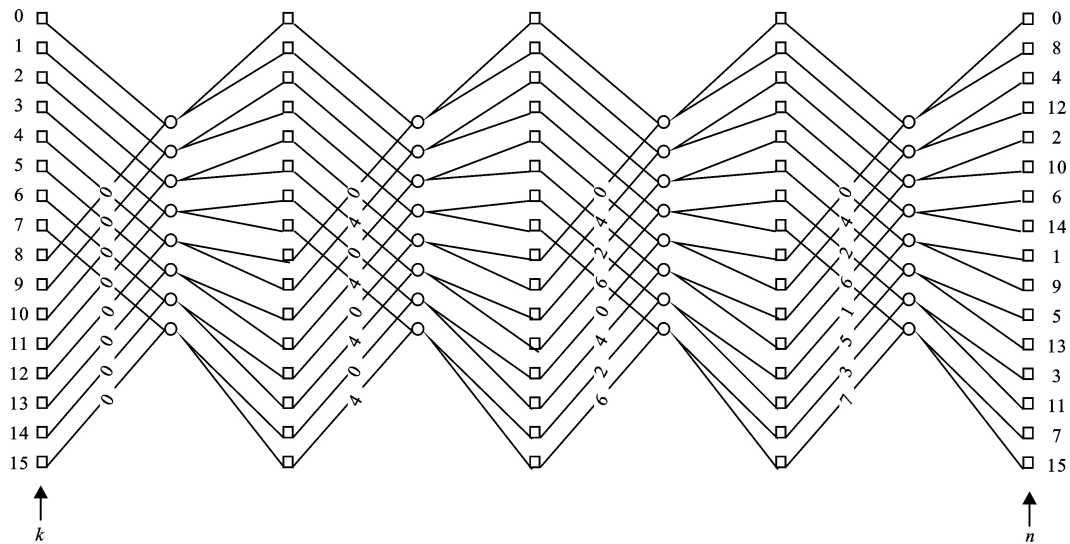


图 1 16 点 FFT 计算流图

表 1 16 点基 2×2 并行 FFT 架构操作数存储情况

$B(k) \backslash A(k)$	0	1	2	3
0	0	4	10	14
1	1	5	11	15
2	2	6	8	12
3	3	7	9	13

算法 2: 基 $2 \times K$ 并行 FFT 架构蝶算单元地址产生算法

基 $2 \times K$ 并行 FFT 架构包含 K 个蝶算单元. 每个蝶算单元有 4 个端口, 两个读端口和两个写端口. N 个样本点按照算法 1 存放. 并行 FFT 架构中 K 个蝶算单元同时读取操作数和写回操作数, 因此只需证明 K 个蝶算单元的读操作、写操作以及读 / 写操作均不会产生存储访问冲突问题, 则并行 FFT 架构

的存储访问是无冲突的.

设 m 表示蝶算单元标号, 取值范围为 $m=0, 1, \dots, K-1$. 标号为 m 的蝶算单元包括两个读端口 $BFI(m, 0)$ 和 $BFI(m, 1)$, 以及两个写端口 $BFO(m, 0)$ 和 $BFO(m, 1)$.

(1) 读操作

两个输入端口 $BFI(m, 0)$ 与 $BFI(m, 1)$ 的操作数标号差为 $\frac{N}{2}$. 设 $MBFI(m, 0)$ 表示端口 $BFI(m, 0)$ 读入的操作数, $MBFI(m, 1)$ 表示端口 $BFI(m, 1)$ 读入的操作数, 则

$$\begin{cases} MBFI(m, 0) = m + K \times cnt \\ MBFI(m, 1) = MBFI(m, 0) + \frac{N}{2} \end{cases} \quad (3)$$

式中, $cnt=0, 1, \dots, \frac{N}{2K}-1$, 表示读操作次数.

已知操作数按照算法 1 存放, K 个蝶算单元共

有 $2K$ 个端口与 $2K$ 个存储体连接. 为了证明不会产生读操作访问冲突, 需要分两种情况证明:

① 对于任意标号为 m 的碟算单元, 输入端口 $BFI(m,0)$ 与 $BFI(m,1)$ 所需操作数存放在不同的存储体, 即证明 $B(MBFI(m,0)) \neq B(MBFI(m,1))$.

② 对于任意标号为 m 和 n 的两个碟算单元, 在 cnt 相同的情况下, 输入端口 $BFI(m,0)$ 与 $BFI(m,1)$ 以及 $BFI(n,0)$ 与 $BFI(n,1)$ 所需操作数存放在不同的存储体, 即证明

$$\begin{aligned} B(MBFI(m,0)) &\neq B(MBFI(m,1)) \neq \\ B(MBFI(n,0)) &\neq B(MBFI(n,1)) \end{aligned}$$

证明情况①: 分 m 为偶数和 m 为奇数两种情况证明, 并且 $m < K$.

当 m 为偶数, 式(3)代入式(2)得

$$\begin{cases} B(MBFI(m,0)) = (m + K \times cnt) \bmod(2K) \\ B(MBFI(m,1)) = 2K - 2 - (m + K \times cnt) \bmod(2K) \end{cases} \quad (4)$$

由 $2 \times K$ 并行FFT架构特性可知

$$\frac{N}{2} \bmod(2K) = 0 \quad (5)$$

式(5)代入式(4)可得

$$\begin{cases} B(MBFI(m,0)) = B(m) = m \\ B(MBFI(m,1)) = 2K - 2 - B(m) \\ = 2K - 2 - m \end{cases} \quad (6)$$

当 cnt 为奇数时,

$$\begin{cases} B(MBFI(m,0)) = B(m + K) = m + K \\ B(MBFI(m,1)) = 2K - 2 - B(m + K) \\ = 2K - 2 - (m + K) \end{cases} \quad (7)$$

合并式(6)和式(7),

$$B(MBFI(m,0)) + B(MBFI(m,1)) = 2K - 2 \quad (8)$$

假设 $B(MBFI(m,0)) = B(MBFI(m,1))$, 则

$$B(MBFI(m,0)) + B(MBFI(m,1)) = K - 1 \quad (9)$$

由于 m, K 均为偶数, 由式(6)和(7)可得 $B(MBFI(m,0))$ 和 $B(MBFI(m,1))$ 均为偶数, 而由式(9)得 $B(MBFI(m,0))$ 和 $B(MBFI(m,1))$ 均为奇数. 矛盾, 因此当 m 为偶数时, $B(MBFI(m,0)) \neq B(MBFI(m,1))$ 成立.

当 m 为奇数时, 式(3)代入式(2)得

$$\begin{cases} B(MBFI(m,0)) = (m + K \times cnt) \bmod(2K) \\ B(MBFI(m,1)) = 2K - (m + K \times cnt + \frac{N}{2}) \bmod(2K) \end{cases} \quad (10)$$

式(5)代入式(10)可得

当 cnt 为偶数时,

$$\begin{cases} B(MBFI(m,0)) = B(m) = m \\ B(MBFI(m,1)) = 2K - B(m) = 2K - m \end{cases} \quad (11)$$

当 cnt 为奇数时,

$$\begin{cases} B(MBFI(m,0)) = B(m + K) = m + K \\ B(MBFI(m,1)) = 2K - B(m + K) \\ = 2K - (m + K) \end{cases} \quad (12)$$

合并式(11)和式(12),

$$B(MBFI(m,0)) + B(MBFI(m,1)) = 2K \quad (13)$$

假设 $B(MBFI(m,0)) = B(MBFI(m,1))$, 则

$$B(MBFI(m,0)) + B(MBFI(m,1)) = K \quad (14)$$

由于 m 为奇数, K 为偶数, 由式(11)和(12)可得 $B(MBFI(m,0))$ 和 $B(MBFI(m,1))$ 均为奇数, 而由式(14)得 $B(MBFI(m,0))$ 和 $B(MBFI(m,1))$ 均为偶数. 矛盾, 因此当 m 为奇数时, $B(MBFI(m,0)) \neq B(MBFI(m,1))$ 成立.

综上, 对于任意的 m 有

$$B(MBFI(m,0)) \neq B(MBFI(m,1)) \text{ 成立.}$$

证明情况②: 对于任意变量 $x < K$, 且 $K < \frac{N}{2}$,

$m + K < \frac{N}{2}$, 综合式(6)、(7)、(11)、(12)得

$$\begin{cases} B(MBFI(x,0)) = B(x) = x & cnt \bmod 2 = 0 \\ B(MBFI(x,0)) = B(x + K) = x + K \\ cnt \bmod 2 = 1 \end{cases} \quad (15)$$

由于 $m \neq n$, 则

$$B(MBFI(m,0)) \neq B(MBFI(n,0)) \quad (16)$$

将 m, n 按照奇偶分为3种情况考虑: m, n 同为偶数; m, n 同为奇数; m, n 奇偶性质不同. 由式(8)和式(16)分析可得

$$B(MBFI(m,1)) \neq B(MBFI(n,1)) \quad (17)$$

对于任意变量 $x < K$, 考虑 $B(MBFI(x,0))$ 和 $B(MBFI(x,1))$ 的取值范围. 根据式(15)、(6)、(7)、(11)、(12), 可得

$$\begin{cases} B(\text{MBFI}(x,0)) \in [0, K-1] & cnt \bmod 2 = 0 \\ B(\text{MBFI}(x,1)) \in [K, 2K-1] \\ B(\text{MBFI}(x,0)) \in [K, 2K-1] & cnt \bmod 2 = 1 \\ B(\text{MBFI}(x,1)) \in [0, K-1] \end{cases} \quad (18)$$

综合式(16)、(17)、(18),可得

$$B(\text{MBFI}(m,0)) \neq B(\text{MBFI}(m,1)) \neq B(\text{MBFI}(n,0)) \neq B(\text{MBFI}(n,1)) \text{ 成立.}$$

综合情况①和情况②,按照算法1存放读操作数,不会产生读操作访问冲突.

$$\text{令 } cnt_0 = 0, 1, \dots, \frac{N}{4K} - 1, cnt_1 = \frac{N}{4K} + cnt_0.$$

由式(2)、(6)、(7)、(11)、(12)得到蝶算单元读操作的体地址和体内地址:

当 cnt_0 和 cnt_1 为偶数时,

$$\begin{cases} B(\text{MBFI}(m,0)) = m \\ A(\text{MBFI}(m,0)) = cnt_0 \\ B(\text{MBFI}(m,1)) = \begin{cases} 2K-2-m & m \bmod 2 = 0 \\ 2K-m & m \bmod 2 = 1 \end{cases} \\ A(\text{MBFI}(m,1)) = cnt_1 \end{cases} \quad (19)$$

当 cnt_0 和 cnt_1 为奇数时,

$$\begin{cases} B(\text{MBFI}(m,0)) = m+K \\ A(\text{MBFI}(m,0)) = cnt_0 \\ B(\text{MBFI}(m,1)) = \begin{cases} 2K-2-(m+K) & m \bmod 2 = 0 \\ 2K-(m+K) & m \bmod 2 = 1 \end{cases} \\ A(\text{MBFI}(m,1)) = cnt_1 \end{cases} \quad (20)$$

综上可知, K 个蝶算单元按照式(19)和(20)读取操作数,并且已经证明不会产生读操作访问冲突.

(2) 写操作

端口 $\text{BFO}(m,0)$ 输出偶数标号操作数,端口 $\text{BFO}(m,1)$ 输出奇数标号操作数,并且两个操作数的标号差为1,即为正确的写操作. 设 $\text{MBFO}(m,0)$ 表示端口 $\text{BFO}(m,0)$ 输出的操作数, $\text{MBFO}(m,1)$ 表示端口 $\text{BFO}(m,1)$ 输出的操作数,则

$$\begin{cases} \text{MBFI}(m,0) = 2m + 2K \times cnt \\ \text{MBFI}(m,1) = \text{MBFI}(m,0) + 1 \end{cases} \quad (21)$$

式中, $cnt = 0, 1, \dots, \frac{N}{2K} - 1$, 表示写操作次数.

同理可证按照算法1存放写操作数不会产生写操作访问冲突. 直接给出蝶算单元写操作的体地址和体内地址:

$$A(\text{MBFO}(m,0)) = A(\text{MBFO}(m,1)) = cnt$$

$$\begin{cases} B(\text{MBFO}(m,0)) = 2m \\ B(\text{MBFO}(m,1)) = 2m+1 & cnt < \frac{N}{4K} \\ B(\text{MBFO}(m,0)) = 2K-2-2m \\ B(\text{MBFO}(m,1)) = 2K-1-2m & cnt \geq \frac{N}{4K} \end{cases} \quad (22)$$

(3) 读 / 写操作

分析式(19)、(20)和(22)可知,当写操作访问的存储体体内地址 $cnt < \frac{N}{4K}$ 时,写操作产生的数据会覆盖读操作将要访问的数据,发生读 / 写操作冲突.

通过将 $2K$ 个存储体中地址为 cnt_0 的操作数备份可以解决读 / 写操作访问冲突问题. 图2为操作数存储器组织框图. 存储器 R_0 、 W_0 为单端口存储器,存储器 R_1/W_1 为双端口存储器,每个存储器划分为 $2K$ 个存储体. K 个蝶算单元从存储器 R_0 、 R_1 中读操作数,写入存储器 W_0 、 W_1 . cnt_0 和 cnt_1 为存储体的体内地址. 存储器 R 和 W 中的操作数按照算法1存储. 对于 N 点 FFT 运算,基 $2 \times K$ 并行 FFT 架构共需要 $\frac{3N}{2}$ 个存储单元.

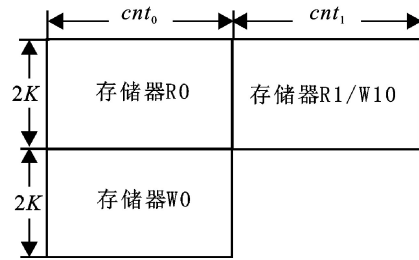


图2 操作数存储器组织框图

3 硬件实现

3.1 蝶算单元无冲突访问模块

设 N 为样本点数,则 $L = \log_2 N$, K 为蝶算单元个数,则 $r = \log_2 K$. cnt 的二进制表示为 $cnt = B_{L-r-2} B_{L-r-3} \dots B_1 B_0$, cnt_0 的二进制表示为 $cnt_0 = B_{L-r-3} \dots B_1 B_0$, cnt_1 的二进制表示为 $cnt_1 = 1 B_{L-r-3} \dots B_1 B_0$. 由式(19)、(20)和(22)得到图3所示蝶算单元无冲突访问模块. 模块包括 K 个蝶算单元 BF ,单端口存储器 R_0 、 W_0 ,双端口存储器 R_1/W_1 以及计数器 Count . 存储体的体内地址由 AddrGen 决定. 计数器 Count 的位宽为 $L-r-1$. 计数器 Count 完成一个计数循环表示完成一级 FFT 运算. 图中 $\text{BFI}(m, n, p)$ 表示蝶算因子的输入端口, $\text{BFO}(m, n, p)$ 表示蝶算因子的输出端口,其中 m 为蝶算因子标号, n 为两个端口标号, p 表示可供选择的两

个存储体.

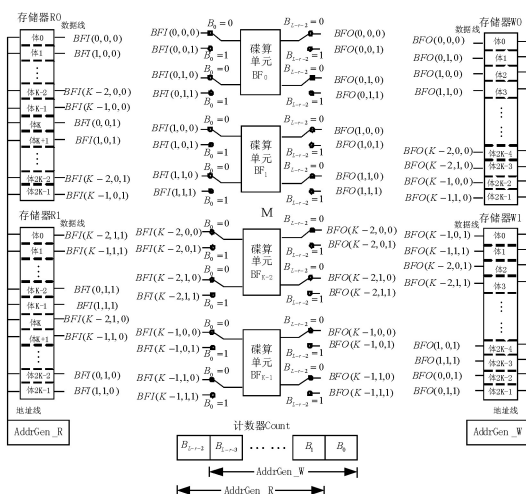


图 3 蝶算单元无冲突访问模块

3.2 旋转因子访问模块

若处理器最大支持 $N = 2^L$ 点 FFT 运算, 那么旋转因子存储器 CoeRom 的容量为 2^{L-1} . 由旋转因子的可约性得, 对于任意样本点 $2^P (P < L)$ 的 FFT 运算, 设某一次蝶式运算所需因子为 $W_{2^P}^{jP}$, 则将 x 的二进制数右移 $L-P$ 位并补零, 即为 $W_{2^P}^{jP}$ 在 CoeRom 中的地址.

碟算单元的个数 $K = 2^r$, 则完成一级 2^p 点 FFT 运算需要 2^{p-r-1} 个周期, 可用 $P - r - 2$ 位计数器 SCnt 表示. 2^p 点 FFT 运算共包含 2^{p-1} 个碟式运算, 则第 m 个碟式运算可表示为 $m = m_0 + K \cdot \text{SCnt}$, 其中 m_0 为碟算单元标号, 且 $m_0 < K$. 第 m 个碟式运算在第 $n (n \leq L)$ 级的旋转因子由式(2)确定. 图 4 为旋转因子存储器读地址产生逻辑. Rev 为位倒序操作. FFT 运算由脉冲信号启动, 以使第一级 FFT 运算中送入 CoeRom 的地址全为 0. 每次 FFT 运算前移位寄存器清零.

4 结束语

本文提出了无存储访问冲突的基 $2 \times K$ 并行 FFT 架构. 新架构地址产生电路简单, 并且对于不同的 K 值, 并行地址产生模块结构相同, 具有很好的可扩展性.

在资源消耗方面,不考虑旋转因子,对于 N 点的 FFT,通常的采用固址运算的 FFT 处理器需要 $2N$ 个存储单元,而本文提出的 FFT 处理器只需要 $\frac{3N}{2}$ 个存储单元.

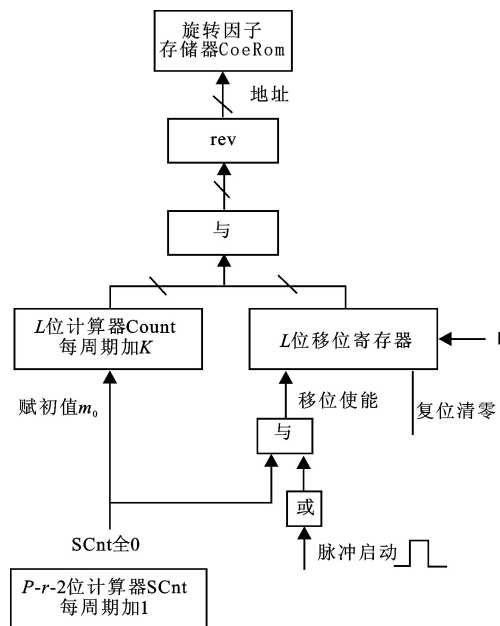


图 4 旋转因子存储器地址产生逻辑

参考文献:

- [1] Pease M C. Organization of large scale fourier processors[J]. Journal of ACM, 1969,16(3):474-482.
- [2] MaYu-tai. An effective memory addressing scheme for FFT processors[J]. IEEE Transaction on Signal Processing, 1999,47(3):907-911.
- [3] 谢应科,侯紫峰,韩承德. 基 2×2 FFT 的地址映射算法[J]. 计算机学报,2000,23(10):1051-1055.
- [4] 阎鸣生,茅于海. 定常结构 FFT 算法[J]. 计算机学报,1989(7):494-502.
- [5] Reisis D,Vlassopoulos N. Conflict-free parallel memory accessing techniques for FFT architectures [J]. IEEE transactions on circuits and systems- I :Regular Papers,2008,55(11):3438-3447.
- [6] Ji-yang Yu, Yang Li. An efficient conflict-free parallel memory access scheme for dual-butterfly constant geometry radix-2 FFT processor [C]//Proceedings of the 9th International Conference on Signal Processing (IC-SP 2008). Beijing:IEEE,2008:458-461.

作者简介：

侯 宁 男,(1982-),博士,讲师.研究方向为计算机体系结构和 VLSI 设计.

赵红梅 女,(1975-),硕士,副教授.研究方向为数字信号处理.

赵张飞 男,(1984-),硕士,助教.研究方向为数字信号处理.

张多利 男,(1976-),博士,教授.研究方向为 MPSoC 设计与验证方法.